

PAT-NO: JP361171176A

DOCUMENT-  
IDENTIFIER: JP 61171176 A

TITLE: MANUFACTURE OF PHOTOCONDUCTIVE SEMICONDUCTOR LIGHT  
RECEIVING ELEMENT

PUBN-DATE: August 1, 1986

INVENTOR-INFORMATION:

NAME	COUNTRY
ISHIHARA, HISAHIRO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP N/A	

APPL-NO: JP60011921

APPL-DATE: January 25, 1985

INT-CL (IPC): H01 L 031/10

US-CL-CURRENT: 257/E31.054 , 438/95 , 438/FOR.139

ABSTRACT:

PURPOSE: To obtain the titled element having high-speed response and suitable for integration, by a method wherein a recess formed by selectively etching the semiconductor substrate surface with an insulation film is successively provided from the substrate side with the first conductivity type semiconductor layer and second conductivity type semiconductor layer of equal band gap and the second conductivity type semiconductor layer of larger band gap.

CONSTITUTION: A specific part of an insulation film 8 covering semi-insulation InP substrate 1 is selectively removed through the resist process. Next, a recess is formed in the substrate 1 by selective etching with the insulation film 8. Thereafter, only the recess is successively provided from the substrate side selectively with a P+ GaInAs layer 2, an N- GaInAs layer 3, and an N-InP layer 4

by crystal growth using the vapor phase growing method, with the insulation film 8 remaining. Here, the layer 2 is formed by Zn doping, and the layer 3 is contrived for decrease in concentration by the addition of a trace of oxygen besides the use of high-purity raw material gas and metal. The uppermost layer N-InP 4 can be controlled in concentration by growth-speed control through non-doping.

COPYRIGHT: (C)1986,JPO&Japio

⑤ Int. Cl.<sup>4</sup>  
H 01 L 31/10

識別記号

庁内整理番号  
6819-5F

④ 公開 昭和61年(1986)8月1日

審査請求 未請求 発明の数 1 (全3頁)

⑬ 発明の名称 光導電性半導体受光素子の製造方法

⑭ 特 願 昭60-11921

⑮ 出 願 昭60(1985)1月25日

⑯ 発 明 者 石 原 久 寛 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑰ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
⑱ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 1. 発明の名称

光導電性半導体受光素子の製造方法

## 2. 特許請求の範囲

半絶縁性化合物半導体基板表面に選択的に設けた絶縁膜を用いて半導体基板の特定領域を選択的にエッチングして凹部を形成する工程と、前記絶縁膜を用いて該凹部に気相成長法により少なくとも前記半導体基板側から順次バンドギャップ  $E_1$  なる第1の導電型化合物半導体層、バンドギャップ  $E_2$  なる第1の導電型と逆の第2の導電型化合物半導体層及びバンドギャップ  $E_3$  ( $E_3 > E_1$ ) なる第2の導電型化合物半導体層を形成する工程とを有することを特徴とする光導電性半導体受光素子の製造方法。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は光通信、光情報処理等に於て用いられる光導電性半導体受光素子の製造方法に関するものである。

〔従来技術とその問題点〕

化合物半導体受光素子は、光通信或いは光情報処理用の受光器として活発に研究開発並びに実用化が進められている。その中で光導電性を用いた半導体受光素子も高速応答の可能性から注目を集め、アバランシェ・フォトダイオード、フォトダイオードと並んで優れた受信特性の実現が強く望まれている。

従来2次元電子ガスを利用した高速応答光導電性半導体受光素子として第2図に示す構造のものがあつた(アプライド・フィジクス・レター(Appl. Phys. Lett.), 43(3), P308~310, 1 August 1983)。この例では半絶縁性 InP 基板1上に  $P^+$ -GaInAs 層2を介して設けた  $n^-$ -GaInAs 層3を光吸収層とし、 $n^-$ -GaInAs 層3と  $n$ -AlInAs 層9, 10の接合によって低濃度な  $n^-$ -GaInAs 層3中に生ずる伝導帯不連続の谷の

を行ない同図(f)に示す半導電性半導体受光素子を得る。こうして得た素子は、GaInAs 3とInP 4との接合による伝導帯の不連続により $n^-$ -GaInAs層3中に生ずる2次元電子ガスとして光励起された電子が高速でソース・ドレイン間を移動する為高速応答が得られる。更にこの際光励起されたドリフト速度の遅い正孔は、 $p^+$ -GaInAsゲート層2に逆バイアスを加えることにより取り出すことができ光電流には寄与せず、パルス応答の立ち下がり特性に遅い成分を生じさせることが無い。

併せて、半絶縁性基板を用いている為にFET等の他素子との集積化が容易で、また凹部に埋め込む構造であるのでプレーナ素子が得られ、他素子の微細プロセス時にも支障をきたすことが無い。

#### 〔発明の効果〕

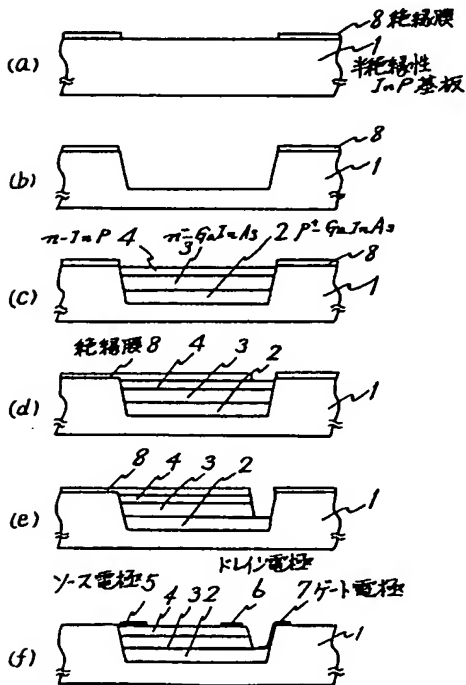
以上説明した様に、本発明によれば集積化に適し且つ高速応答特性を有する光導電性半導体受光素子の製造方法が得られる。

#### 4. 図面の簡単な説明

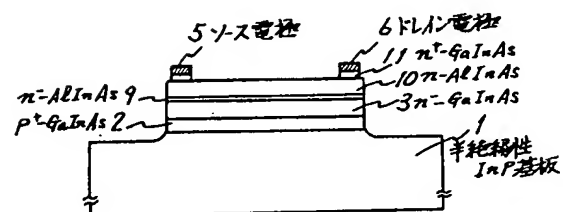
第1図(a)~(f)は本発明に係る製造方法の一実施例を工程順に示す断面構造模式図、第2図及び第3図は従来例の断面構造図である。

図に於て、1……半絶縁性InP基板、2…… $p^+$ -GaInAs、3…… $n^-$ -GaInAs、4…… $n^-$ -InP、5……ソース電極、6……ドレイン電極、7……ゲート電極、8……絶縁膜、9…… $n^-$ -AlInAs、10…… $n^-$ -AlInAs、11…… $n^+$ -GaInAs、11…… $n^+$ -GaInAs、12…… $p^+$ -GaAs基板、13…… $p^+$ -GaAs、14…… $p^-$ -GaAs、15…… $n^-$ -GaAs、16…… $n^-$ -AlGaAs、17…… $n^+$ -GaAs、を各々示す。

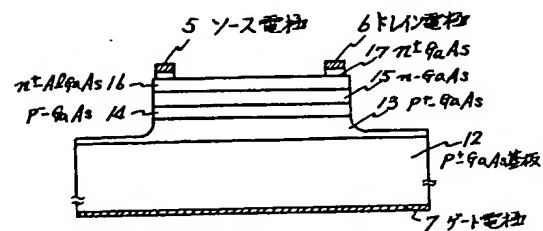
代理人 弁理士 内 原 晋



第 1 図



第 2 図



第 3 図